

РЕЦЕНЗИЯ

на дисертационен труд
за придобиване на образователната и научна степен "Доктор" в

област на висше образование – 5. Технически науки
професионално направление – 5.3. Комуникационна и компютърна техника
докторска програма – Автоматизация на инженерния труд и системи за автоматизирано проектиране

Автор: маг. инж. Илиан Цвятков Върбов

Тема: Моделиране и симулиране на компоненти на компютърните системи

Рецензент: проф. д-р инж. Мирослав Николов Гълъбов

Настоящата рецензия е изготвена въз основа на Заповед № 3-01-143 от 31.03.2026 г. на Ректора на Технически университет – Габрово.

1. Тема и актуалност на дисертационния труд

Темата на дисертационния труд е насочена към изследване на методи и средства за проектиране, моделиране и симулация на основни хардуерни компоненти на компютърни системи чрез използване на съвременни езици за хардуерно описание и специализирани симулационни среди.

Актуалността на изследването се обуславя от нарастващата сложност на съвременните компютърни системи и необходимостта от ефективни методи за тяхното проектиране, верификация и оптимизация. В условията на бързо развитие на микроелектрониката и програмируемите логически устройства (FPGA), моделирането и симулирането на хардуерни компоненти се превръща в задължителен етап от процеса на разработване на цифрови системи.

Използването на езици за хардуерно описание като VHDL, Verilog и TL-Verilog, както и на съвременни среди за симулация, позволява създаването на функционални и синтезируеми модели, които могат да бъдат анализирани и оптимизирани преди тяхната физическа реализация.

В този контекст темата на дисертационния труд е актуална както в научен, така и в приложен аспект, тъй като е свързана с методите за проектиране на микропроцесорни архитектури и цифрови системи, използвани както в академичните изследвания, така и в индустрията.

2. Обзор на цитираната литература

В дисертационния труд е извършен систематичен и целенасочен обзор на научната литература, обхващащ основни направления, свързани с моделирането и симулирането на компоненти на компютърните системи. Анализът включва общо 47 литературни

източника, които обхващат както фундаментални теоретични разработки, така и съвременни приложни решения в областта на компютърните архитектури, HDL технологиите и FPGA-базираните реализации .

Литературният обзор е структуриран логично и тематично, като основният акцент е поставен върху съществуващи реализации на микропроцесорни архитектури, особено такива от типа RISC. Разгледани са редица утвърдени и широко използвани проекти като Rocket Chip Generator, VexRiscv, Ibex Core, CV32E40P, OpenRISC, LEON3, NEORV32, AVR Core и OpenSPARC, което свидетелства за добро познаване на съвременното състояние на изследванията в областта .

Особено внимание е отделено на сравнителния анализ на езиците за описание на хардуер – VHDL, Verilog и TL-Verilog, като са изведени техните предимства, ограничения и приложимост при различни нива на абстракция. Това показва задълбочено разбиране на инструментариума, използван при моделиране на цифрови системи. Допълнително са анализирани и водещи симулационни среди като Vivado, ModelSim, Verilator и Makerchip, което допринася за цялостната оценка на методите за верификация и тестване .

От направения обзор ясно се вижда, че авторът е идентифицирал съществуващите ограничения на наличните реализации – тяхната сложност, ориентация към индустриални приложения и ограничена приложимост в образователна среда. Този критичен анализ служи като основа за формулиране на научната задача и обосноваване на необходимостта от разработване на по-гъвкави, модулни и разбираеми модели на компютърни системи.

Въпреки добрия обхват на разгледаните източници, може да се отбележи, че обзорът е по-силно насочен към технически реализации и по-слабо към най-новите публикации в международни високорейтингови списания, което би могло да обогати теоретичната част и да повиши научната тежест на изследването.

В заключение, литературният обзор е адекватен на поставената тема, демонстрира добро познаване на състоянието на проблема и създава стабилна теоретична основа за последващите изследвания и разработки в дисертационния труд.

3. Методика на изследване

Методиката на изследване, приложена в дисертационния труд, се характеризира с последователен, системен и експериментално ориентиран подход, съчетаващ теоретичен анализ, моделиране, симулация и практическа реализация на разработените решения.

В основата на изследването стои прилагането на съвременни методи за функционално и структурно моделиране на компоненти на компютърни системи, реализирани чрез езици за описание на хардуер като VHDL, Verilog и TL-Verilog . Чрез тях са изградени модели на различни нива на абстракция – от отделни цифрови схеми до цялостни микропроцесорни архитектури на регистрово-трансферно ниво (RTL).

Методиката включва няколко основни етапа. На първо място е извършен задълбочен анализ на съществуващите архитектури и подходи, който служи като теоретична основа за разработването на собствени модели. В резултат на този анализ са формулирани изисквания към моделите, свързани с тяхната функционалност, синтезируемост и приложимост в реална хардуерна среда.

Следващият етап е свързан със създаването на модели на основни компоненти на компютърни системи – аритметично-логическо устройство, памет, регистри,

мултиплексори, дешифратори и други цифрови схеми. За всеки от тях са разработени алтернативни реализации на различни HDL езици, което позволява сравнителен анализ и оценка на ефективността .

Ключов елемент от методиката е симулационното изследване и верификация на разработените модели. За тази цел са използвани утвърдени среди като ISim, Vivado, ModelSim и Makerchip, които позволяват проследяване на поведението на системите, откриване на грешки и анализ на функционалната коректност. Проведени са тестове чрез специално разработени тестови програми, включително асемблерни сценарии за валидиране на микропроцесорни модели .

След симулационния етап е реализирана практическа имплементация върху FPGA платформа, което представлява важен елемент от експерименталната методика. Чрез тази реализация е извършена оценка на използваните хардуерни ресурси, производителността и работоспособността на разработените модели в реална среда.

Методиката включва и сравнителен анализ между различни подходи и технологии, като се оценяват показатели като сложност на реализацията, използвани ресурси и функционална ефективност. Това позволява извеждане на обосновани изводи относно приложимостта на използваните решения.

В обобщение, приложената методика е адекватна на поставените цели на дисертационния труд, съчетава теоретични и експериментални подходи и осигурява надеждна основа за получените научни и приложни резултати.

4. Приноси на дисертационния труд

На база съдържанието на дисертационния труд могат да бъдат формулирани следните научни и научно-приложни приноси:

1. Разработени са модели на основни цифрови схеми и функционални блокове на компютърните системи чрез използване на езиците за хардуерно описание VHDL и Verilog.
2. Създадени са модели на микропроцесор с RISC архитектура чрез използване на TL-Verilog, Verilog и VHDL, като е направено сравнение между различните подходи за моделиране.
3. Разработен е модел на микропроцесор с AVR архитектура на регистрово ниво.
4. Реализирана е имплементация на разработения микропроцесорен модел върху FPGA платформа и е извършена неговата симулация и анализ.
5. Направена е оценка на производителността и ресурсната ефективност на HDL модели при имплементация върху FPGA, която може да се използва за оптимизация на бъдещи проекти.
6. Направен е сравнителен анализ на съществуващите разработки и предложените модели на микропроцесори с RISC и AVR архитектури.

5. Публикации и цитирания на публикации по дисертационния труд

По дисертацията са представени общо 7 публикации, в които са публикувани основните резултати от проведеното изследване. Това осигурява към момента 60 точки при изискуеми 30. Следователно дисертантът е изпълнил минималните национални

изисквания по чл. 26, ал. 2 и 3 на ЗРАСРБ и съответно по чл. 24, ал. 1 на Правилника за прилагане на ЗРАСРБ.

Публикациите отразяват разработването на модели на цифрови компоненти, микропроцесорни архитектури и тяхното моделиране чрез HDL езици. Те представят получените резултати от симулацията и анализа на разработените модели.

Няма информация за цитирания.

6. Авторство на получените резултати

На базата на представения автореферат може да се направи извод, че основните резултати в дисертационния труд са лично дело на докторанта и представляват самостоятелна научноизследователска разработка.

Разработването на модели на цифрови схеми и компоненти на компютърни системи, както и създаването на модели на микропроцесори с RISC и AVR архитектури, е извършено от автора чрез използване на съвременни езици за описание на хардуер (VHDL, Verilog и TL-Verilog). Представените решения, включително реализацията на аритметично-логически устройства, памети, регистри и управляващи блокове, показват последователна и целенасочена изследователска дейност, реализирана лично от дисертанта.

Особено съществен е приносът на автора при разработването на модел на микропроцесор с AVR архитектура на регистрово-трансферно ниво и неговата имплементация върху FPGA платформа. Тази реализация изисква интеграция на множество функционални блокове, което предполага висока степен на самостоятелност и задълбочени знания в областта.

Получените резултати са верифицирани чрез симулационни изследвания и експериментално потвърдени в реална хардуерна среда, което допълнително подкрепя тяхната достоверност и авторски характер. Използваните тестови програми и анализът на резултатите също са част от изследователската работа на автора.

Резултатите от дисертационния труд са апробирани чрез публикации и участия в научни конференции, което е допълнително доказателство за тяхната оригиналност и принадлежност към автора.

В заключение може да се обобщи, че представените научни и приложни резултати са разработени самостоятелно от докторанта, като са демонстрирани умения за провеждане на цялостен научноизследователски процес – от теоретичен анализ, през моделиране и симулация, до практическа реализация и експериментална верификация.

7. Автореферат и авторска справка

Представеният автореферат отразява в синтезиран и структуриран вид основните резултати от дисертационния труд, като коректно представя неговата цел, задачи, използвани методи, получени резултати и научни приноси. Съдържанието на автореферата е логически последователно и обхваща всички съществени аспекти на изследването – от анализа на състоянието на проблема, през разработката на модели на компоненти и микропроцесорни архитектури, до тяхната симулация и практическа реализация върху FPGA платформа.

Структурата на автореферата е ясна и добре организирана, като включва обща характеристика на дисертацията, описание на съдържанието по глави, научна новост, приложимост и апробация на резултатите. Представената информация е достатъчна, за да се изгради цялостна представа за обхвата и значимостта на проведеното изследване. Обемът и нивото на детайлност са съобразени с изискванията към този тип научни разработки.

Авторската справка коректно обобщава научните и приложните приноси на дисертационния труд. Формулираните приноси са ясно разграничени и съответстват на съдържанието на дисертацията, като отразяват разработването на модели на микропроцесорни архитектури, създаването на синтезируеми решения и тяхната FPGA имплементация. Налице е съответствие между заявените приноси и представените резултати в отделните глави на труда.

Публикационната активност на докторанта, отразена в автореферата, показва, че основните резултати са апробирани на научни форуми, което допринася за тяхната научна достоверност и видимост. Въпреки това, може да се препоръча разширяване на публикационната дейност в списания с по-висок импакт фактор и международна разпознаваемост.

В заключение, авторефератът и авторската справка отговарят на установените изисквания, като предоставят ясна, коректна и достатъчно изчерпателна информация за дисертационния труд, неговите резултати и приносите на автора.

8. Мнения, препоръки и забележки по дисертационния труд

Наред с безспорните положителни страни на дисертационния труд могат да се направят и някои бележки и препоръки:

1. В литературния обзор би могло да се включи все пак по-широк анализ на съвременни разработки, свързани със системи на чип (SoC) и многоядрени архитектури.
2. Би било полезно да се представят по-детайлни количествени резултати от симулациите и сравнителни оценки между различните модели.
3. В някои части на изложението се срещат стилистични неточности, които могат да бъдат редактирани с цел по-голяма яснота на изложението.
4. Би могло по-подробно да се анализират възможностите за практическо приложение на разработените модели в индустриални системи.

Тези бележки не намаляват научната стойност на дисертационния труд, а имат по-скоро препоръчителен характер.

9. Заключение

Считам, че представеният дисертационен труд **отговаря** на изискванията на Закона за развитие на академичния състав в Република България. Постигнатите резултати ми дават основание **да предложа** да бъде придобита образователната и научна степен „Доктор” от маг. инж. Илиан Цвятков Върбов в област на висше образование – 5. Технически науки,

професионално направление – 5.3. Комуникационна и компютърна техника,
докторска програма – Автоматизация на инженерния труд и системи за автоматизирано
проектиране.

17.04.2026 г.

Подпис:

/ проф. д-р инж. М.Гълъбов /